

一种基于扫描链阻塞技术的低费用测试方法

刘 鹏^a, 张 云^a, 尤志强^a, 邝继顺^b, 彭 程^a

(湖南大学 a. 软件学院; b. 计算机与通信学院, 长沙 410082)

摘 要: 为进一步降低测试功耗及测试应用时间, 提出一种基于扫描链阻塞技术且针对非相容测试向量的压缩方法。该方法考虑前后 2 个测试向量之间不相容的扫描子链, 后一个测试向量可以由扫描输入移入若干位以及前一个测试向量的前若干位组合而成。实验结果表明, 该方法能够有效减少测试应用时间, 提升效率。

关键词: 可测性设计; 扫描链阻塞; 低费用测试; 确定性测试

Low Cost Test Method Based on Scan Chain Disabling Technique

LIU Peng^a, ZHANG Yun^a, YOU Zhi-qiang^a, KUANG Ji-shun^b, PENG Cheng^a

(a. Software School; b. School of Computer and Communication, Hunan University, Changsha 410082, China)

【Abstract】 For the test application time can be reduced effectively, this paper proposes an approach based on scan chain disabling technique, in view of incompatible test vector compression method. The incompatible sub-scan chain between two test vectors is explored, which the latter test vector can be obtained from certain bits by its scan input and front certain bits of its former test vector. Experimental results show that this method reduces test application time effectively.

【Key words】 design for testability; scan chain disabling; low cost test; determinacy test

DOI: 10.3969/j.issn.1000-3428.2011.14.086

1 概述

随着制造工艺的不断进步, 超大规模集成(Very Large Scale Integration, VLSI)电路的复杂度越来越大, 电路的测试难度急剧增加。因此, 研究者引入可测性设计方法降低测试产生的难度, 扫描测试是其中最有效并且被广泛使用的一种^[1]。该方法通过在触发器之间添加一些逻辑, 比如线和多路选择器, 并在电路中添加测试模式, 使电路在测试模式下这些触发器在功能上形成一条或者多条扫描链, 并使这些触发器具有全可控性和全可观察性。这种方法的主要缺点是测试应用时间太长, 测试功耗过高。

扫描链阻塞技术^[2-4]有效地降低了测试功耗。该技术将扫描链分成多条扫描子链, 用不同的时钟控制每条扫描子链, 在扫描移位时, 只有一条扫描子链活跃, 可以有效地减少平均功耗。在文献[2]中, 当捕获测试响应时, 所有的扫描子链都活跃, 峰值功耗不能被有效地降低。过大的峰值功耗会引起电压降低, 从而导致测试失败或产量下降。文献[3]可以解决捕获响应时峰值功耗过大的问题, 在扫描移位与捕获测试响应时, 只有一条子链活跃, 这样可以有效地减少峰值功耗。但是这种技术带来的问题是测试应用时间变长。文献[4]基于不含无关位(x 位, don't care bits)的测试向量考虑部分扫描子链的相容性, 能进一步降低测试应用时间, 但没有利用 x 位的特性, 还存在较大的测试应用时间降低空间。这种方法必须把所有不相容的测试向量全部储存在 ATE 中, 对于大电路来说, 需要储存的测试数据量很大。针对上述问题, 本文提出一种改进的阻塞扫描链方法, 对不相容的测试向量进行压缩, 进一步降低测试应用时间。

2 相关工作

文献[3]给出一种低功耗扫描测试方案, 如图 1 所示^[3]。在这种方案中, 扫描链被分成 N 条扫描子链, 并添加了输入

端口 TC 和 Cs, 时钟控制器(clock controller)和 MUX。在测试模式下(TC=1), 时钟控制器使系统时钟 CLK 仅激活一条扫描子链。当 Scan_En 为 1 时, 该激活的扫描子链扫描移入测试向量同时移出测试响应。而 Scan_En 为 0 时, 仅由该扫描子链捕获测试响应。因此, 这种方案可以同时降低扫描测试中的平均功耗和峰值功耗。在正常工作模式下(TC=0), CLK 被传递给所有的触发器使电路实现正常操作。

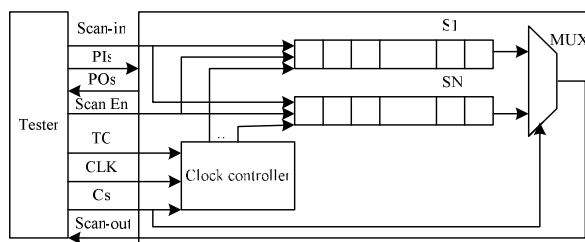


图 1 低功耗测试方案

在该方案中, 通过配置 Cs, 使得 CLK 经过时钟控制器轮流激活扫描子链, 将一个测试向量逐个扫入每一条子链。然后通过配置 Cs, 使 CLK 经过时钟控制器, 激活一条指定的扫描子链捕获测试响应。对于那些没有捕获测试响应的扫描子链, 如果下一个测试向量相应的位与之相容, 称这 2 个测试向量为 D -相容, 此时, Cs 会保存同样的值。CLK 激活同一条扫描子链, 在扫出这条子链的测试响应的同时, 将下一条测试向量在这条子链对应的值扫入, 直到将所有 D -相容

基金项目: 国家自然科学基金资助项目(60673085, 60773207)

作者简介: 刘 鹏(1984—), 男, 硕士研究生, 主研方向: 集成电路测试; 张 云, 硕士研究生; 尤志强, 副教授、博士; 邝继顺, 教授、博士; 彭 程, 硕士研究生

收稿日期: 2011-03-09 **E-mail:** liupeng@hnu.edu.cn

的测试向量施加完毕。整个测试过程按照以上步骤将所有测试向量全部施加完毕。

基于这种测试方案的测试应用时间满足下面的关系:

$$TAT = M \cdot [F/N] \cdot (N-1) + (n+r+1) \cdot ([F/N]+1) - 1 \quad (1)$$

其中, n 是原始测试向量个数; F 是扫描单元个数; N 是扫描子链条数; M 是 D -相容子集的个数; r 为保障故障覆盖率需要重复施加的测试向量个数。

3 测试数据量和时间分析

文献[4]提出一种基于 TSP 问题降低测试应用时间的方法, 但是在该方法中是直接利用了文献[3]产生出的不含 x 位的测试集, 再使用 LKH 工具进行求解。由于不含 x 位的测试向量是事先将所有的 x 位按照一定规则进行填充, 那么产生出来的测试向量扫描顺序并不一定是最优的顺序, 即测试应用时间不一定能达到最短。而将含有 x 位的测试集转化为 TSP 问题能够更好地降低测试应用时间, 可以看出, 在保障故障覆盖率的前提下, 本文比文献[4]的结果更优。例如, 一个电路有 12 个扫描触发器 FFs 分成 3 条扫描子链 SC, 现有 3 个测试向量 t_1, t_2, t_3 分别为第 1, 2, 3 条子链活跃, 如图 2 所示。

FFs	1	2	3	4	5	6	7	8	9	10	11	12
	SC1				SC2				SC3			
t_1	1	0	1	0	1	1	0	0	1	x	0	0
t_2	0	1	x	x	0	1	x	0	x	0	1	0
t_3	0	x	x	1	0	0	1	x	1	0	x	1

图 2 含 x 位的测试向量

在文献[4]中, 先通过文献[3]得到一个不含 x 位的测试向量。由于每个测试向量活跃的不是同一条子链, 因此在文献[3]中, 对 x 位进行随机填充。这很难保证填充后的相容性。

以下是本文的压缩方法的例子。针对图 2 中的测试向量序列, 对测试数据量和测试应用时间进行如下分析。

(1) 测试数据存储量分析。对不相容测试向量进行压缩的测试过程如下: 1) 第 1 个测试向量作为种子, 需要 12 位的存储量。2) 对于第 2 个测试向量, 由于 SC1 捕获 t_1 的测试响应, 该扫描子链中的测试向量不能被压缩, 因此 t_2 的 SC1 部分需要存储 4 位, 而 t_2 的 SC2 和 SC3 部分可以通过移位得到。通过图 2 可知, 从扫描输入端(Scan-in)扫入一个值 0, SC2 的值由 1100 转化为 0110, 与 t_2 中的对应位相容, 并对其进行相容性填充。从扫描输入端(Scan-in)扫入 2 个值 X0, SC3 由 1X00 转化为 X01X, 与 t_2 中的对应位相容, 再对其进行相容性填充。因此, 由第一个向量产生第 2 个测试向量需要移入 $4+1+2=7$ (位)。3) 对于第 3 个测试向量, 由于 SC2 捕获 t_2 的测试响应, 因此 t_3 的 SC2 部分不能被压缩, t_3 的 SC1 部分与 t_2 的 SC1 部分进行填充后相容, 不用更新, 所以该部分的测试序列不需要存储。 t_3 的 SC3 部分可以通过移位得到, 从扫描输入端(Scan-in)扫入一个值 1, SC3 由 X010 转化为 1X01, 与 t_3 中的对应位相容, 并对其进行相容性填充。所以由 t_2 产生 t_3 需要 $4+1=5$ (位)。因此, 改进后的方法所需要的测试数据存储量为 $12+7+5=24$ (bit)。经过上述步骤, 对图 2 中的 x 进行适当填充可以得到如图 3 所示的测试向量。

FFs	1	2	3	4	5	6	7	8	9	10	11	12
	SC1				SC2				SC3			
t_1	1	0	1	0	1	1	0	0	1	0	0	0
t_2	0	1	0	1	0	1	1	0	0	0	1	0
t_3	0	1	0	1	0	0	1	1	1	0	0	1

图 3 减少测试数据存储量方法举例分析

(2) 测试应用时间分析。如图 4 所示, 扫描移位所需要的时钟周期数:

①②③: 第 1 个向量分别移入第 1、2、3 条子扫描链, 需要 12 个时钟周期。

④⑤: 移出第一个测试向量产生的响应的同时将第 2 个向量移入第 1 条扫描子链, 需要 4 个时钟周期。

⑥: 由移位产生第 2 个向量对应 SC2 的值, 需要 1 个时钟周期。

⑦: 由移位产生第 2 个向量对应 SC3 的值, 需要 2 个时钟周期。

⑧⑨: 移出第 2 个向量产生的响应的同时移入第 3 个向量对应 SC1 的值, 需要 4 个时钟周期。

⑩: 由移位产生第 3 个向量对应 SC3 的值, 需要 1 个时钟周期。

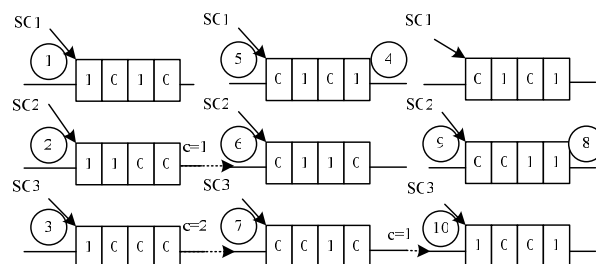


图 4 举例中扫描移位时间分析

在图 4 中, 移入测试向量扫描所需时钟周期数为完成这些步骤所需时钟周期之和, 为 24; 施加每个测试向量需要 1 个捕获时钟周期; 扫出最后一个测试向量的响应需要 4 个时钟周期。因此, 测试应用时间为 31 个时钟周期。

4 本文方法

通过前面的介绍可以知道, 文献[4]通过有效利用测试向量之间的相容性, 提出了一种基于 TSP 问题的降低测试应用时间的方法。由于这种方法只能对扫描子链相容的测试向量进行压缩, 但是测试向量中存在虽然不相容但是也可以压缩的情况, 本文提出一种对于非相容测试向量压缩的方法。

经过分析得知, 在一条扫描子链相应的测试向量不相容的情况下, 如果该扫描子链在施加第 1 个测试向量时不用来捕获测试响应, 其 2 个向量的前一个向量的前一部分和后一个向量的后一部分相容, 测试应用时间可以进一步降低。因此, 在前一个向量扫入扫描链并捕获测试响应后, 扫入后一个测试向量时, 对于该扫描子链, 只要扫入不同的几位便形成了后一个测试向量。

具体的实验模拟过程如下所述:

(1) 通过文献[3]的方法得到的触发器的分组情况。

(2) 根据文献[3]的方法得到可以保证故障覆盖率的 $n+r$ 个测试向量集 V 以及施加每个测试向量需要激活的扫描触发器分组。

(3) 计算每条扫描子链在相邻 2 个测试向量的相容性。

(4) 对于不相容的扫描子链, 如果在上一个测试向量中, 该扫描子链没有活跃用于捕获测试响应, 则对后一个测试向量对应该扫描子链的位进行压缩。

(5) 相容性填充得到确定性的测试集 V_1 。

(6) 修改故障模拟器“HOPE”对产生的确定性测试向量进行故障模拟, 在保障故障覆盖率的情况下删除检测不到新故障的测试向量, 得到新的测试集 V_1 。

(下转第 258 页)