第 36 卷 第 9 期 计 算 机 工 程 2010 年 5 月
Vol.36 No.9 Computer Engineering May 2010
·工程应用技术与实现· 文章编号：1000—3428(2010)09—0255—02 文献标识码：A 中图分类号：TP391

V850E/MS1 嵌入式处理器的实现

柏琦峰，章 辉，卜佳俊，杨 智
(浙江大学计算机学院浙江省服务机器人技术重点实验室，杭州 310027)

摘 要：针对嵌入式系统软件的开发效率问题，通过对 V850E/MS1 体系结构建模研究，提出并实现一个高效的指令集模拟器 V850E/MS1-sim，该模拟器主要由指令集系统、内存管理、终端系统和外设接口组成，采用指令集模拟和串行模拟的方法。仿真实验结果表明，V850E/MS1-sim 在保证模拟精确性的同时，提高了模拟效率。

关键词：嵌入式系统；模拟器；指令集模拟；串行模拟

Implementation of V850E/MS1 Embedded Processor

BAI Qi-feng, ZHANG Hui, BU Jia-jun, YANG Zhi
(Zhejiang Provincial Key Laboratory of Service Robot Technology, College of Computer, Zhejiang University, Hangzhou 310027)

【Abstract】Aiming at the development efficiency problem of embedded system, through modeling research of V850E/MS1-sim system structure, this paper proposes and implements an instruction set simulator V850E/MS1-sim for V850E/MS1 processor with high efficiency. It is composed of instruction-set, memory manager, interrupt system and I/O, ard adopts instruction-set simulation and serial simulation. Emulational result shows that V850E/MS1-sim ensures simulating precision and improves simulating efficiency.

【Key words】embedded system; simulator; instruction set simulation; serial simulation

1 概述

随着计算机技术向电力电子产业的渗透，嵌入式系统发挥越来越重要的作用。另外，随着嵌入式处理器计算能力越来越强，外围接口也越来越多，人们对嵌入式系统的要求也不断提高，这使得基于嵌入式系统的应用软件也越来越复杂。

嵌入式系统的软件开发流程，通常是在 PC 上编写程序，然后通过交叉编译转化成目标机上运行的二进制代码，通过通信接口烧写到目标机上，最后在目标机上运行。这个流程的缺点在于调试过程，对于一些实时性要求很高的嵌入式系统，程序在运行过程中是不允许中断的，这给调试带来了很大的困难，而且基于嵌入式系统的程序硬件环境不一样，很难单独在 PC 上调试，所以，开发一套模拟硬件环境的仿真软件，使得嵌入式程序可以在 PC 上进行调试就变得很有必要，这样可以加快软件的调试进度，缩短开发周期。

本文提出基于 V850E/MS1[1]嵌入式微处理器的解释型指令集仿真器 V850E/MS1-sim 总体架构。

2 总体架构

V850E/MS1-sim 是一个全系统模拟器，不仅模拟处理器的指令集、内存系统和中断系统，而且还模拟处理器所支持的外部接口，包括计时器、串口、DMA、A/D 转换器、端口等。V850E/MS1-sim 总体架构如图 1 所示。

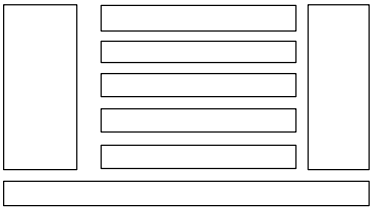

图 1 V850E-sim 的总体架构

V850E/MS1-sim 采用基于子构件的开发方法，可以依照用户的具体需求开发具体构件。V850E 是一个系列的处理器，不同的处理器，外部接口不同，所以，采用子构件形式，可以动态配置和加载 V850E 系列的不同处理器，通过独立开发子构件，可以减少二次开发的开销。

V850E/MS1-sim 既要模拟 CPU 的工作，也要模拟各个外部设备的工作，比单纯地模拟 CPU 的工作要复杂得多。这种复杂性主要体现在：除了要分别精确模拟多个外设构建的功能外，还必须考虑到各个构件间运行步调的一致，即各个模拟外设的动作都必须是同步的，也就是仿真要保证系统运行时序的正确。在真实的环境下，CPU 和外设都是同时在运行的，而 V850E/MS1-sim 运行在 PC 上，同一时间只有 1 个进程能够被 CPU 运行，所以，需要采用一些特殊的方法去解决真实硬件环境的同步问题。

串行模拟过程如图 2 所示。

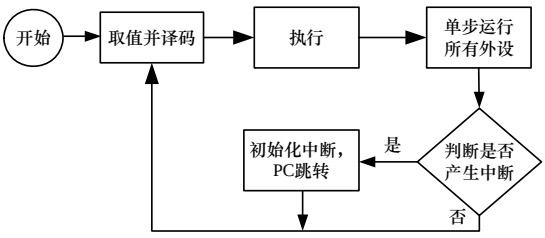

图 2 串行模拟过程

本文采用最通用的同步方式是串行模拟，即在每个指令

基金项目：浙江省科技厅重点实验室建设基金资助项目(2008E 10004)

作者简介：柏琦峰(1984－)，男，硕士研究生，主研方向：嵌入式系统；章 辉，硕士研究生；卜佳俊，教授、博士生导师；杨 智，讲师、博士

收稿日期：2009-12-10 **E-mail：**qfbai@163.com

周期上处理 CPU 和外设的同步问题，即 CPU 每完成一条指令模拟后，依次去调用外设接口，完成外设在这个期间相应动作的模拟。

3 关键技术实现

3.1 指令集模拟

V850E/MS1-sim 采用的指令集模拟是解释模拟[2]。指令模拟是一种被广泛应用的指令集模拟方式，其原理是构建和目标机器对应的模拟寄存器和模拟内存空间，随后在执行流程中，利用这些模拟的硬件环境机械地模拟真实 CPU 的工作流程，即经典的“取指-译码-执行”循环。经典循环的优势在于易于实现调试机制，V850E/MS1-sim 设计的初衷就是为了开发调试，但是它也有很明显的缺陷，执行效率不高，每次执行都要完整地去执行“取指-译码-执行”循环操作。本文对于该指令级模拟进行改进，建立一块缓冲区，把已经译码过的指令地址和其对应的模拟函数的地址存储起来，在模拟器执行过程中，如果碰到已经执行过的地址，则只需根据缓存中的地址调用正确地模拟函数，而不再需要重复译码，指令模拟优化如图 3 所示。

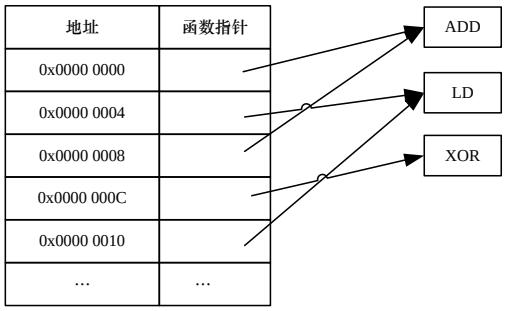

图 3 指令模拟优化

这种优化避免了重复译码，特别是在局部领域，如处理循环语句时，效率有较大的提高。

3.2 外部设备模拟机制

V850E/MS1-sim 采用的是基于内存空间映射，即模仿真实硬件上采用的线性空间地址映射机制，如图 4 所示，该机制将一部分内存空间定义为“被映射的”，将外设模拟构件相应的回调函数安装到该空间上，当处理器改写该段内存空间时，会调用该回调函数，从而导致相应外部设备的动作[3]。

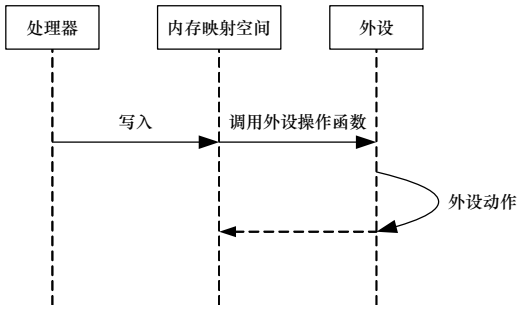

图 4 内存空间映射机制

3.3 时钟实现

指令集模拟器一般只需要知道指令的执行情况以及相应的寄存器和内存内容的变化即可，不需要去考虑各个外设组件之间的时序问题。V850E/MS1-sim 是一个对实时性有较高要求的模拟器，而且外设和定时器需要时钟支持。

本文的时钟模拟是为计时器、实时脉冲单元(RPU)和外部设备之间的工作时序作时间依据的，并不表示真实的时间，但可以通过一些换算，得到近似的真实时间。

V850E/MS1 处理器给出了每条指令执行所需要花费的时钟数，V850E/MS1-sim 采用指令驱动时钟的方法，具体说就是设置一个 *ClockCount* 的时钟变量，初始值为 0，每执行一条指令，*ClockCount* 就加上相应花费的时钟周期数，根据 V850E/MS1 串行模拟的结构特点，在执行完一条指令后，就需要去逐个调用外设接口函数，模拟器根据当前执行指令所花费的周期数确定外设接口函数调用的次数。而已知时钟周期数 *ClockCount* 和处理器的频率 *f*，就可以粗略算出真实时间 $t=ClockCount/f$。

3.4 计时器实现

计时器是嵌入式实时系统中的重要部分，很多软件的应用都是根据计时器产生的中断来驱动的，而计时器根据时钟计时。计时器在 V850E/MS1-sim 中被看作是一个外部设备，由图 2 可知，在每条指令执行完后，首先调用计时器执行函数，用执行一条指令所花费的时钟周期数计时，当达到触发中断要求时，就触发中断，然后计时值归零，重新计时。

3.5 串口实现

串口是一种很常见的通信接口，是处理器和外部通信的途径之一，串口按位传输，传输速度则根据波特率决定，而串口模拟则利用软件的优势和特性，对其不影响模拟正确性的情况下进行优化。具体为串口传输分为发送和接收 2 个部分，在发送部分，根据波特率的计算，可以得到串口发送 8 个位数据的时钟周期数，而 8 个位正好是 1 个字节的大小，模拟串口利用计算机中字节是存储和传输的最小计量单位这个特点，在每隔 8 个位数据的时钟周期数后，把 8 个位的数据合成 1 个字节的数据。接收是同样的道理，不过接收数据是一个被动的过程，外部向模拟串口传输数据，无法按照标准串口的 RS232 协议传输，所以，采用增加缓存区的做法，外部传输数据至缓存区，然后串口从缓存区接收数据，接收的时机是在串口接收寄存器 RXB 中保存的值被读取后，再从缓存区读取新的值。

这样做的优势是在不影响传输结果正确性的同时，利用软件的传输优势，简化串口内部的实现机制，从而提高模拟串口的效率和速度。

4 仿真结果与分析

通过对 V850E/MS1-sim 进行大量的测试，在真实环境 V850E/MS1 和 V850E/MS1-sim 中运行相同的测试程序来比对两者运行的结果。最终得出两者运行结果完全吻合，从而确定 V850E/MS1-sim 对 V850E 指令集的功能支持完备，内存管理、中断机制和外设接口模块功能模拟正确。

如图 5 所示，测试程序先对硬件环境进行初始化，再调用 startLog()开始跟踪测试并将结果保存在内存中，然后对所有部件，包括寄存器、内存、DMA、端口、串口、计时器和中断、A/D 转化器、CSI 口等进行模块测试，最后调用 logSendAll()将测试结果通过串口传输出来。测试程序在真实环境和模拟环境运行出来的结果数据完全一致。

但是与真实环境相比，运行同样的程序，V850E/MS1-sim 运行时间要慢近 5 倍。主要原因有 2 个：(1)模拟一条指令所花费的时间比真实环境慢；(2)V850E/MS1 处理器拥有 5 级流水线，同时最多可以有 5 条指令执行，而 V850E/ MS1-sim 采用的是指令集模拟，同一时间只能有 1 条指令执行。

（下转第 259 页）