

三维数字沙盘标准模块的设计与实现

杨 奇, 车 明

(天津大学 计算机科学与技术学院 天津市认知计算与应用重点实验室, 天津 300350)

摘 要: 为完成对三维数字沙盘机械装置的控制, 设计基于嵌入式的三维数字沙盘标准模块, 并针对机械装置自身硬件误差导致的行程中断异常以及突发性断电后数据丢失等问题, 提出从软件角度弥补硬件行程中断误差以及预防断电的数据保护方案。硬件行程中断误差的弥补方案通过模拟中断过滤层, 设计消抖机制和中断合法性机制, 过滤杂波并判断中断的合法性, 保留正确的中断脉冲, 从而保证中断模块的准确响应。防断电的数据保护方案是基于 EEPROM 对目标数据、数据状态及模块状态的存储, 通过模块状态判断是否对装置进行恢复, 根据数据状态判定目标数据的有效性, 为装置的恢复提供有效数据。理论分析及实验结果表明, 与原始方法相比, 该方案机械装置出错率降至 0.5%, 并在供电异常时可进行有效恢复, 提高了机械装置的稳定性和可靠性。

关键词: 三维数字沙盘; 硬件误差; 电擦除可编程只读存储器; 可靠控制; 数据保护

中文引用格式: 杨 奇, 车 明. 三维数字沙盘标准模块的设计与实现[J]. 计算机工程, 2017, 43(3): 51-56.

英文引用格式: Yang Qi, Che Ming. Design and Implementation of Standard 3D Digital Sandbox Module[J]. Engineering Computer, 2017, 43(3): 51-56.

Design and Implementation of Standard 3D Digital Sandbox Module

YANG Qi, CHE Ming

(Tianjin Key Laboratory of Cognitive Computing and Application, School of Computer Science and Technology,
Tianjin University, Tianjin 300350, China)

【Abstract】 To control the mechanical device of 3D digital sandbox, a 3D standard module digital sandbox based on embedded system is designed and implemented. Aiming at the problems that the errors of hardware system of mechanical device lead to abnormality of process interruption and the target data are lost when the power is off, a set of hardware interrupt error compensation and data protection schemes are proposed to increase accuracy and reliability of the mechanical device. The conceptual interrupt filter layer which can filter pulses and judge the validity of interrupt is designed to compensate the hardware process interrupt error to reserve the correct pulses and increase accuracy of interrupt module. The data protection scheme against power failure is based on Electrically Erasable Programmable Read-only Memory (EEPROM) storing target data, data status and standard module status. The recovery of device is determined by the standard module status, and the validity of target data is determined by the data status, which provide valid data for device recovery. Theoretical analysis and experimental results show that compared with the original methods, the error probability of the scheme decreases to 0.5%, which can effectively reduce the error rate of mechanical devices and recover the data validly to improve the stability and reliability of mechanical device.

【Key words】 3D digital sandbox; hardware error; Electrically Erasable Programmable Read-only Memory (EEPROM); reliable control; data protection

DOI: 10.3969/j.issn.1000-3428.2017.03.009

0 概述

嵌入式系统以其低功耗、体积小、重量轻并易于分布式控制等特点广泛应用于信息电器、仪器仪表、

工业控制、医疗设备和通信系统中^[1-2], 如何设计合理的嵌入式控制系统, 稳定、可靠地驱动与控制机械设备已经成为当前研究的重点。文献[3]研究一个三维控制系统, 可以根据形体动作, 动态地进行物理

基金项目: “十二五”国家科技支撑计划项目(2012BAJ24B04-4)。

作者简介: 杨 奇(1991—), 男, 硕士研究生, 主研方向为嵌入式系统; 车 明, 副教授、硕士。

收稿日期: 2016-03-03 修回日期: 2016-04-07 E-mail: yangqi@tju.edu.cn

启示和约束。该控制系统是基于一个机械装置,装置由 30 个 $\times 30$ 个白色绝缘立柱组成,通过人的形态或者重力的影响来显示不同的形状,也可以通过软件的方式进行控制。该系统通过 TB6612FNGCT-ND 型号电机驱动滑动电位器,使尼龙棒形成不同程度的弯曲,获得双向驱动力,完成对每一个立柱的独立控制。

对比麻省理工学院的三维交互系统的物理装置,本文三维数字沙盘机械装置是一款基于实物沙盘模型的信息展示平台,由 4×4 的 16 个长方立柱组成,每一个长方立柱由步进电机驱动其升降,不同高度的长方立柱可以用于模拟实际环境中的高楼建筑、山川地形等。单片机是嵌入式系统的典型代表,对单片机的理解可从单片微型计算机、单片微控制器延伸到单片应用系统^[4],为寻求嵌入式应用在芯片上的最大化解决方案^[5-6],完成对沙盘机械装置的控制,本文结合嵌入式思想,设计基于单片机的数字沙盘标准模块,并针对机械装置自身存在的硬件误差及突发性断电问题做出合理的分析,确保装置在实际工程中稳定可靠地运行。

1 数字沙盘标准模块架构

1.1 沙盘机械装置

数字沙盘机械装置是一种信息展示的拓展,它主要是按照一定比例以及高度差来展示地形信息。一个数字沙盘模块是由 4×4 共 16 个长方立柱组成,每一个长方立柱都可以根据要求上升或者下降一定的高度。通过一根与步进电机以齿轮方式作用的铁质立柱(即主控立柱),去完成对每一个长方立柱的托举与下拉的动作。主控立柱的上方有个钩的设计,配合长方立柱底部的凹槽结构完成下拉动作。主控立柱要完成对每个长方立柱的托举下拉动作,就需要水平 2 个方向(即 X 方向和 Y 方向)和垂直方向(即 Z 方向)3 个方向的操作。所以,机械装置设计中选择的是用 3 个步进电机完成对主控立柱 3 个方向上的控制。 X 方向步进电机在最下面一层,它的运行也可以带动 Y, Z 方向移动,而 Y 方向步进电机在中间一层,它的运行可以带动 Z 方向移动,最后 Z 方向步进电机可以直接控制主控立柱托起或下拉其中一个长方立柱。

1.2 标准模块的结构

数字沙盘标准模块是由沙盘机械装置以及嵌入式控制板构成,嵌入式控制板主要包括硬件部分和软件驱动。标准模块通过两层中继器^[7]与 PC 机相连,接收上位机控制软件发送的目标数据,实现对机械装置的驱动。上位机软件以帧的形式发送目标数

据,每帧有 16 个 2 Byte 数据,代表机械装置中 16 个长发立柱的目标高度。标准模块结构如图 1 所示。

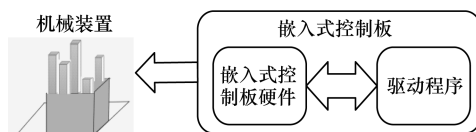


图 1 数字沙盘标准模块结构

2 标准模块硬件设计与实现

标准模块的嵌入式控制板是基于 51 系列单片机,采用相对廉价的宏晶 STC90C58RD+ 作为系统总控制器,该型号的单片机内部集成了 256 Byte 的内部 RAM 外,还集成了 1 024 Byte 的扩展 RAM,并带有 64K EEPROM 且指令完全兼容传统 8051 单片机^[8]。控制板采用 485 总线通信,相比 RS232 总线,其传输距离更远,抗干扰能力更强,RS485 接口采用增强型的 MAX3085 与中继器相连。在数字沙盘装置的保护措施上,为 3 个方向的两端都设计了一个行程开关的触点,分别连接 SN74HC21D 型逻辑与门,只要一端行程开关触点闭合,则该方向导线为低电平并且逻辑与门输出低电平^[9],从而触发单片机的外部中断 0。三路步进电机驱动芯片采用东芝公司生产的 TB6600_HG,该型号为大功率、高分辨率,两相混合式步进电机驱动芯片,多种细分可选(1, 1/2, 1/4, 1/8, 1/16),且内置温度保护。图 2 为控制板的硬件结构。

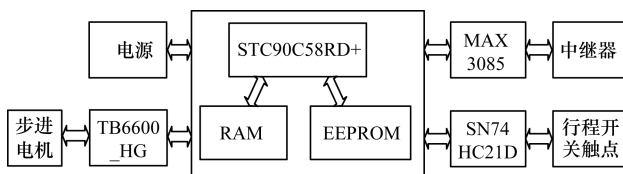


图 2 硬件结构

3 驱动程序详细设计

驱动程序的设计采用模块化的思想。模块化思想是编写嵌入式软件最基本的思想,本文将功能分为 4 个模块,如图 3 所示。通信模块是基于 RS485 总线,采用改进的 Modbus 协议^[7],单片机内部分别开辟两块 32 Byte 的内存空间,记为 R_data, W_data 用以存放交换的数据,以及 2 块 1 Byte 空间,记为 R_state, W_state 数据状态。 R_state, W_state 数据状态值始终保持 True OR False,其设计采用了计算机系统结构中的自旋锁的思想^[10],从而避免通信模块与其他模块对于同一地址的读写访问冲突,以通信模块写数据举例:当通信模块接收到一帧数据时,若 R_state 为 False,则将其存入 R_data 中并将 R_state 改为 True,否则

等待;而其他模块欲读取 R_data 时,先判断 R_state,若为 True,则读走数据并将 R_state 置为 False,否则等待。此方法避免了各模块之间写时读和读时写的冲突,保证了数据的有效性。下文详细介绍了驱动模块、中断模块、数据保护模块及其设计思想。

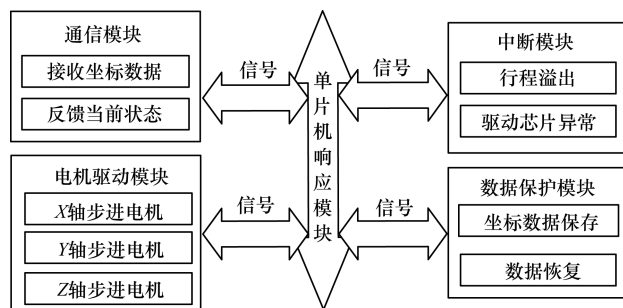


图3 驱动功能模块结构

3.1 电机驱动模块及工作原理

电机驱动模块通过两相混合式驱动芯片 TB6600_HG 对步进电机实行开环控制^[11],电机的转速和步距角取决于脉冲信号的频率和脉冲个数^[12-13]。Z方向使用 1/4 细分,保证模块的控制精度。对于某一路电机,指令发出的脉冲个数计算公式如式(1)所示。

$$n = \frac{s}{d} \times f \times m \quad (1)$$

其中, n 为脉冲个数; s 为距离; d 为步进电机转动一圈带动机械结构移动的距离; f 为细分参数是1的步进电机转动一圈所需脉冲数; m 为电机的细分参数。

驱动芯片的输入脉冲频率最高为 100 kHz,脉冲宽度最小 4 μ S,则单片机指令发出的脉冲宽度计算公式如式(2)所示。

$$N = 4 \div \left(12 \times \frac{1}{f_c} \right) \quad (2)$$

其中, N 为单片机指令发出脉冲的最小宽度,宽度单位是机器周期数; f_c 为单片的晶振频率。

3.2 中断模块功能及弥补硬件中断误差的方案

3.2.1 中断模块功能

当一个方向的行程开关触点被闭合,而触发单片机外部中断0,表明该方向的移动已到达行程的端点。中断模块开始工作,首先,分别读取连接着3个方向行程开关的3根导线的信号,低电平则表示该方向发生行程溢出;接着,根据移动方向标记位 d ($d > 0$ 表示前进,前进只能触发终点处中断;反之,为起点处中断)判断该位置是起点还是终点,若是起点,则进行合理性判定,目标位置是0及初始化操作视为合理;若是X,Y方向的终点,表示移动出错,需重新恢复,若是Z方向终点,需要合理性判定,目标位置是255及初始化操作视为合理。中断模块流程如

图4所示。

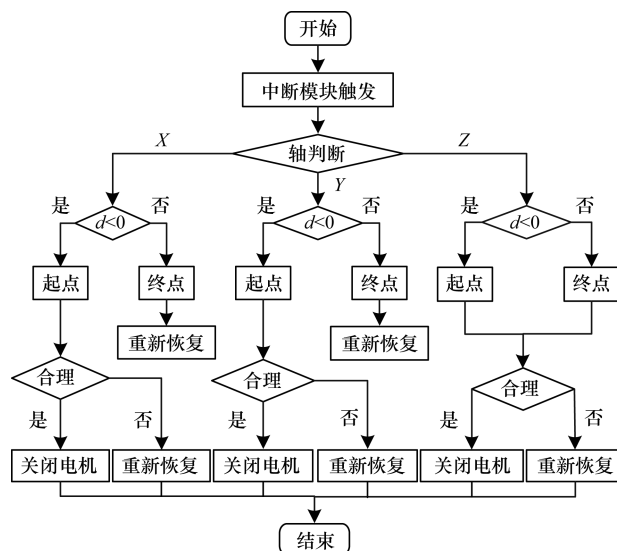


图4 中断模块流程

然而,由于沙盘机械装置3个方向的行程开关都是触点式,存在着严重的硬件抖动,且每个方向的起点和终点由同一个行程开关控制,故当行程开关闭合、松开的瞬间都会产生若干脉冲,直接导致单片机外部中断多次无规律触发,机械装置发生行程溢出或者出错。针对以上中断不可靠的问题,提出通过软件方式弥补硬件误差的方案,下文将介绍方案的详细设计。

3.2.2 硬件中断误差弥补方案

对于机械装置的硬件中断误差,在无法改进其硬件条件的前提下,通过设计消抖机制和中断合法性机制过滤信号消除误差,保证中断模块的正确响应。消抖机制和合法性机制共同构成逻辑上的中断过滤层。图5为中断过滤层的结构设计。

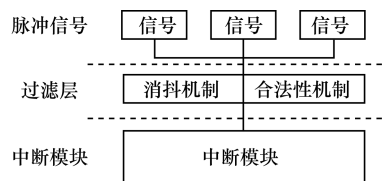


图5 中断过滤层结构

针对行程开关按钮闭合或弹开的瞬间产生若干脉冲,迫使中断模块多次响应、引发异常,提出消抖机制过滤掉多余的脉冲,使得行程开关按钮闭合或弹开时中断模块只响应一次。消抖机制通过大小为1 Byte的脉冲计数器,来记录行程开关闭合或打开的瞬间产生的脉冲数,且仅将第1个脉冲作为有效的触发信号,触发中断模块,其他的则过滤掉。下文详细将介绍中断合法性机制。

消抖机制仅能确保行程开关在触点闭合瞬间或者触点弹起瞬间,中断模块响应一次中断,却不能区分两者,从而导致中断模块异常。针对此问题,提出中断合法性机制以区分两者。合法性机制通过大小 2 Byte 的步距角计数器 N_step ,记录 2 次有效中断之间的步距角来描述间隔,步进电机每产生一个步距角, N_step 自增 1,若 N_step 超过阈值(行程的一半),则视为此次中断合法,行程开关为闭合瞬间,中断模块有效;否则,视为不合法,行程开关为弹开瞬间,中断模块无效并立即退出运行。

以 Z 轴(垂直方向)为例,控制 1 个长方立柱由上往下移动,抵达底端;再由下往上,抵达顶端,通过演示完整的来回过程,详细描述多次中断过程中消抖机制和合法性机制相互配合起到的作用,如图 6 所示。

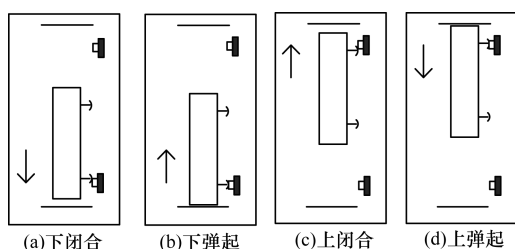


图 6 Z 轴方向移动过程

如图 6(a)所示,当小柱移至底端触碰底部行程开关闭合瞬间,由消抖机制过滤掉多余脉冲,再配合合法性机制比较 N_step ($N_step > \text{阈值}$),使得中断模块仅响应第 1 次,中断模块结束后,将 N_step 计数器清零,立柱由停止状态转为向上移动。

如图 6(b)所示,当长方立柱向上移动微小距离,行程开关由闭合向弹开状态转变,弹开瞬间产生若干脉冲,消抖机制过滤掉多余脉冲,配合合法性机制比较 N_step ($N_step < \text{阈值}$),故本次中断不合法,中断模块不予响应,立柱继续向上移动。

如图 6(c)所示,立柱移动到顶端,行程开关欲闭合瞬间的情况与图 6(a)一致, $N_step > \text{阈值}$,消抖机制配合合法性机制使中断模块响应,立柱由停止状态转为向下移动。

如图 6(d)所示,立柱准备向下移动,行程开关弹开瞬间的情况与图 6(b)一致, $N_step < \text{阈值}$,消抖机制配合合法性机制,使中断模块不响应,立柱继续下移。

至此,Z 方向上整个移动规则描述完毕,这一规则是所有长方立柱 Z 方向上移动的基本规则。

3.3 数据保护模块及防断电数据保护方案

EEPROM 是单片机自带的电擦除可编程只读存

储器,具有掉电后数据不丢失等特点,EEPROM 写数据前需擦除整块扇区,擦出后扇区每位皆为 0xff (255)^[14-15]。针对实际环境中的突发性断电情况,本文提出了基于 EEPROM 存储的防断电数据保护方案,主要保护的数据对象是 16 个目标高度信息及其对应的状态标记和总的的数据状态。数据在 EEPROM 中的存储位置及格式如图 7、图 8 所示。图 8 中总的的数据状态(Data_state)表示 EEPROM 中 0x8000 扇区数据的有效性;255 表示新的单片机首次启动,EEPROM 内无目标数据;1 表示标准模块在驱动机械装置途中突发断电,0x8000 扇区目标数据部分有效;2 表示标准模块完成一次完整驱动,0x8000 扇区目标数据都有效。如图 7 所示,0x8000 扇区内每个目标数据对应一位状态标记,目标数据下标编号对应 1 号~16 号长方立柱,状态标记(state)值为 1 表示其对应的目标数据等于当前对应编号的立柱高度,视为有效;否则,无效。

目标数据 (Z)	$Z_{[1]}$	$Z_{[2]}$	$Z_{[3]}$	...	$Z_{[15]}$	$Z_{[16]}$
状态标记 (state)	1	1	1	...	1	1

图 7 目标高度及状态格式

数据状态 (Data_state)	255/1/2
----------------------	---------

图 8 总的的数据状态格式

1) 写 EEPROM 过程。首先,通信模块接收到上位机的目标数据,擦除 EEPROM 首地址为 0x8000 扇区并将数据保存至此;其次,电机驱动模块工作前,将数据状态(Data_state)写为 1,驱动模块每成功移动完一个长方立柱,将 0x8000 扇区对应位置的状态标记(state)由 255 更改为 1;最后,若 16 个立柱都成功移动完毕,将 Data_state 标记为 2。

2) 读 EEPROM 过程。当标准模块上电启动,首先读取 EEPROM 中的 Data_state 值并分析:

(1) 若值为 255,表明标准模块首次使用或单片机处理器发生了更换,EEPROM 中无数据,则主程序等待通信模块接收数据。

(2) 若值为 1,表明标准模块此次上电启动前就有移动行为,且未完成整个移动就突发断电,故需根据 EEPROM 保存的 16 个状态标记(state)及目标数据(Z),对其对应的 16 个长方立柱进行恢复,若 state 为 1,表示对应的立柱断电前已移动完毕,恢复操作可略过该立柱;若 state 为 255,表示该立柱断电时未完成移动,故需根据对应的目标数据对其恢复。

(3) 若值为 2,表明此次上电启动前的移动已完

整执行,故 EEPROM 保存的目标数据均为当前16 个长方立柱的高度信息。

4 实验与结果分析

实验采用自主设计的嵌入式控制板,建立真实的硬件实验环境。PC 机通过 RS232 转 RS485 串口与中继器^[7]相连,中继器再通过 RS485 总线与嵌入式控制板相连;控制板连接数字沙盘机械装置。至此,完成实验环境的搭建。

实验 1 采用 200 帧数据分别进行测试,部分帧数据如表 1 所示,表中每一行视为一帧数据,包含 16 个高度值。下面测试机械装置运行的出错率,测试方案如表 2 所示。

表 1 部分帧数据

序号	帧数据
1	F4,F4,F4,F3,F6,F5,F5,E6,A7,A7,E7,B9,F0,F0,C5,C6
2	E3,E4,C6,C7,D5,D7,EE,E1,E0,F1,F2,F7,FE,F1,F0,F5
3	D9,D1,D3,B2,B3,B1,C7,C8,CA,E2,E3,E7,F1,F2,F3,F5

表 2 测试方案

编号	类型	帧数
a	普通中断(不进行误差弥补)	200
b	采用硬件中断误差弥补方案	200

具体方法是通过 PC 端控制软件依次向标准模块发送 200 帧数据进行测试,发送过程中约定标准模块移动结束后发送下一帧。

实验结果显示,对于数字标准模块,不使用硬件中断误差弥补方案(编号 a),机械装置运行出错的次数为 97,出错的概率为 48.5%;采用硬件中断误差弥补方案(编号 b),使用同样的 200 帧数据测试,出错的次数为 1,出错率为 0.5%,达到了预期设计目的。实验结果表明,硬件中断误差弥补方案成功降低了机械装置自身硬件不稳定带来的出错率,提高了机械装置在实际工程中的稳定性。

实验 2 使用 200 帧数据测试,标准模块采用基于 EEPROM 存储的防断电数据保护方案,在标准模块运行过程中切断电源,再次上电启动标准模块,机械装置得到恢复,16 个立柱的高度与理论值一致。在 200 次实验中,机械装置恢复的成功率为 100%。由实验结果可知,防断电数据保护方案成功解决实际工程中的突发性断电数据丢失的问题,提高了标准模块的可靠性。

考虑到 Z(垂直)方向的步进电机是通过一对齿

轮的咬合,带动长方立柱升降,齿轮之间有间隙,故存在一定的距离误差。

实验 3 通过数字沙盘标准模块驱动机械装置的 16 个小柱分别由下端行程开关处上升至上端行程开关处,记下步进电机转过的步距角 n_Up,再由反方向下降,测得步距角 n_Down,两者做差即得到距离误差,表 3 为进行多次测试取误差最高的一次。

表 3 误差测试结果统计

小柱编号	n_Up-n_Down
1	0
2	0
3	1
4	0
5	0
6	2
7	0
8	0
9	0
10	2
11	2
12	0
13	0
14	2
15	0
16	0

每个小柱由上端降至下端,步进电机将转过 420 个步距角,由表 3 可知距离误差最多为 2 步距角,误差百分比为 0.48%,符合工业误差标准。观察和比较多次误差测试结果可知,长方立柱由实木材料制作,本身具有较大的质量,步进电机通过齿轮装置驱动其上升时,立柱重力视为阻力;而下降时,则视为助力,故立柱在上升过程中会额外耗费 1 个~2 个步距角。

5 结束语

本文设计并实现了三维数字沙盘标准模块,完成对沙盘机械装置的控制。针对机械装置自身硬件误差导致的中断异常以及断电数据丢失等问题,提出一套从软件角度弥补硬件误差以及预防断电数据保护的方案。在实验环境下,机械装置运行的成功率达到 99.5%,取得了较为理想的实验结果,提高了实际工程中机械装置的稳定性;在实验环境断电情况下,标准模块对数据保护及恢复的成功率为 100%,提高了实际工程中机械装置的可靠性。标准模块控制机械装置移动的距离误差为 0.48%,符合工业误差标准。

三维数字沙盘标准模块是组成大规模数字沙盘阵列的基本单元,此标准模块的成功设计与实现,为未来大规模数字沙盘阵列的三维展示打下基础。下一步工作及改进点依然是机械模型的中断误差环节,本文通过软件的方式弥补了机械装置的中断误差,将来可以直接在硬件层面通过设计合适的逻辑电路改进机械装置。

参考文献

- [1] Wu Maosheng, Wu Ximeng. Design of the Single-chip Microcomputer Experiment Teaching System for Application[C]//Proceedings of ICECE' 11. Yichang, China; [s. n.], 2011: 649-652.
- [2] Steven F B, Daniel J P. Embedded Systems-using the HCS12 Micro-controller Design and Application [M]. New York, USA: Publishing House of Electronics Industry, 2006.
- [3] Follmer S, Leithinger D, Olwal A, et al. inFORM: Dynamic Physical Affordances and Constraints Through Shape and Object Actuation [C]//Proceedings of the 26th Annual ACM Symposium on User Interface Software and Technology. Scotland, UK: ACM Press, 2013: 417-426.
- [4] Kim J H, Sim J H, Choi J Y. Resource-oriented Design Framework for Embedded System Components [J]. Electronic Notes in Theoretical Computer Science, 2008, 215: 171-189.
- [5] Meehan J, Muir L. SCM in Merseyside SMEs: Benefits and Barriers [J]. Total Quality Management Journal, 2008, 20(3): 223-232.
- [6] Shih D H, Chiang H S, Yen D C, et al. An Intelligent Embedded System for Malicious Email Filtering [J]. Computer Standards & Interfaces, 2013, 35(5): 557-565.
- [7] 周海洋, 车明. 嵌入式控制结点群上的一种通信方案设计[J]. 计算机应用, 2015, 35(2): 309-312.
- [8] 南通国芯微电子有限公司. STC90C58RC/RD + 系列单片机器件手册[Z]. 2011.
- [9] Texas Instruments Incorporated. SN74HC21D Datasheet [Z]. Texas Instruments Incorporated, 1997.
- [10] Hennessy J L, Patterson D A. Computer Architecture——A Quantitative Approach [M]. 5th ed. China, Beijing: China Machine Press, 2012.
- [11] Le N Q, Jeon J W. An Open-loop Stepper Motor Driver Based on FPGA [C]//Proceedings of ICCAS' 07. Seoul, Korea: IEEE Press, 2007: 1322-1326.
- [12] Yu Juan, Kang Hongmei, Wang Yuansheng, et al. A Control System of Three-axis Stepper Motor Based on the FPGA [C]//Proceedings of the 2nd International Conference on Mechatronic Sciences, Electric Engineering and Computer. Shenyang, China: [s. n.], 2013: 3334-3337.
- [13] 李河清, 侯志祥. 基于串行通信的步进电机小型集散控制系统[J]. 计算机工程, 2007, 33(10): 258-260.
- [14] Jyostna K, Padmaja V. Secure Embedded System Networking: An Advanced Security Perspective [J]. International Journal of Engineering Science & Technology, 2011, 3(5): 3854-3862.
- [15] Jin Y, Wang B, Zhang H. The Power-off Protection Method of EEPROM Data Pointer [J]. Microcomputer Information, 2009(26): 28-29.

编辑 索书志

(上接第 50 页)

- [9] 张立, 袁小龙, 韩银和. 基于线性预测的移动终端 LPDVFS 策略 [J]. 计算机工程, 2012, 38(12): 239-242.
- [10] Kim S G, Eom H, Yeom H Y, et al. Energy-centric DVFS Controlling Method for Multi-core Platforms [J]. Computing, 2013, 96(12): 1163-1177.
- [11] Vish V, Karthik K, Thomas W, et al. Intel Memory Latency Checker [EB/OL]. (2015-11-20). <https://software.intel.com/en-us/articles/intelr-memory-latency-checker>.
- [12] Kaxiras S, Martonosi M. Computer Architecture Techniques for Power-efficiency [M]. [S. l.]: Morgan and Claypool Publishers, 2008.
- [13] Yuffe M, Knoll E, Mehelel M, et al. A Fully Integrated Multi-CPU, GPU and Memory Controller 32 nm Processor [C]//Proceedings of ISSCC' 11. San Francisco, USA: IEEE Press, 2011: 264-266.
- [14] Open Virtualization Alliance. KVM: The Hypervisor of Choice for Cloud [EB/OL]. (2014-02-23). https://openvirtualizationalliance.org/sites/ova/files/resources/files/kvm_solution_brief_-_hypervisor_of_choice_for_cloud.pdf.
- [15] Bhattacharjee A, Martonosi M. Thread Criticality Predictors for Dynamic Performance, Power, and Resource Management in Chip Multiprocessors [J]. SIGARCH Computer Architecture News, 2009, 37(3): 290-301.
- [16] Isci C, Contreras G, Martonosi M. Live, Runtime Phase Monitoring and Prediction on Real Systems with Application to Dynamic Power Management [C]//Proceedings of the 39th Annual IEEE/ACM International Symposium on Microarchitecture. Orlando, USA: IEEE Press, 2006: 359-370.

编辑 索书志